



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **02077919 A**(43) Date of publication of application: **19.03.90**

(51) Int. Cl.

G06F 1/26
G06F 3/08
G06F 12/16

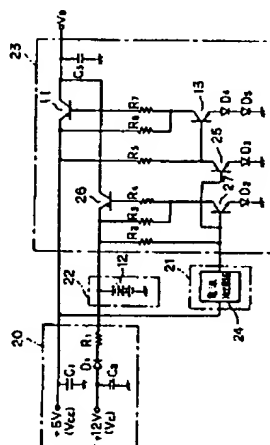
(21) Application number: **63228821**(71) Applicant: **NEC ENG LTD**(22) Date of filing: **14.09.88**(72) Inventor: **YOKOGAWA TAKESHI**(54) **SEMICONDUCTOR DISK DEVICE**

COPYRIGHT: (C)1990,JPO&Japio

(57) Abstract:

PURPOSE: To keep the output voltage within a normal range even at back-up of a battery by preparing a main power supply part containing a charging power supply having the voltage higher than the voltage level of a main power supply which charges a battery of a system different from that of the main power supply.

CONSTITUTION: The main power supply voltage V_{cc} rises up and exceeds the level of the voltage detected by a voltage detecting circuit 24 after a main power supply is applied. Thus the output is turned on. Then the current flowing through a resistance R_2 is supplied to the output terminal of the circuit 24. As a result, the 2nd and 3rd auxiliary transistors TR 25 and 27 are turned off together with a battery power supply TR 26 also turned off. Then the current flowing through a resistance R_5 serves as the base current of an auxiliary TR 13 when the TR 25 is turned off. Thus the TR 13 is turned on. Therefore a main power supply TR 11 is turned on and the output voltage V_B receives the supply of power +5V from a battery 12. At the same time, the battery 12 is charged with +12V.



⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

平2-77919

⑮ Int. Cl.³

識別記号

庁内整理番号

⑬ 公開 平成2年(1990)3月19日

G 06 F 1/26
3/08
12/16

3 4 0 H
G

6711-5B
7737-5B
7459-5B

G 06 F 1/00 3 3 5

審査請求 未請求 請求項の数 1 (全5頁)

⑭ 発明の名称 半導体ディスク装置

⑰ 特 願 昭63-228821

⑱ 出 願 昭63(1988)9月14日

⑲ 発 明 者 横 川 猛 東京都港区西新橋3丁目20番4号 日本電気エンジニアリング株式会社

⑳ 出 願 人 日本電気エンジニアリング株式会社 東京都港区西新橋3丁目20番4号

㉑ 代 理 人 弁理士 山内 梅雄

明 細 書

1. 発明の名称

半導体ディスク装置

2. 特許請求の範囲

半導体記憶素子に電力を供給する主電源を、バッテリーによりバックアップする電源装置を有した半導体ディスク装置において、前記半導体記憶素子に電力を供給する主電源と、この主電源とは別系統の前記バッテリーを充電するための前記主電源の電圧より高い電圧の充電電源とを有した主電源部と、この主電源部の前記主電源の電圧が正常であるか否かを監視する電源電圧監視部と、この電源電圧監視部により前記主電源の電圧が正常でないと判断されたときは前記主電源から前記バッテリーへの切り換えを行う電源切換部とからなる電源装置を備えたことを特徴とする半導体ディスク装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は半導体ディスク装置の電源装置に係わ

り、特にバッテリーによるバックアップ機能を有する半導体ディスク装置に関する。

〔従来の技術〕

一般に半導体ディスク装置の電源装置には、信頼性の向上を図るため、主電源をバックアップするためのバッテリーを設けている。この主電源とバッテリーとの切り換えを行う電源切換回路としては、例えば第4図に示すようなものがある。

これは、主電源供給用トランジスタ11のオン・オフによって、主電源とバッテリー12との切り換えを行うものである。主電源供給用トランジスタ11がオンしているときは、主電源からの電圧 V_0 により出力電圧 V_0 が与えられる。一方、主電源供給用トランジスタ11がオフであるときは、バッテリー12の電圧によりダイオードDを介して出力電圧 V_0 が与えられる。

主電源供給用トランジスタ11のオン・オフは補助トランジスタ13のオン・オフによって制御される。すなわち、主電源からの電圧 V_0 が正常であるときは、ツェナダイオードZDの両端に加

わる電圧がツェナ電圧を超えるように抵抗 R_1 、 R_2 で主電源からの電圧 V_{cc} が分圧される。従って、ツェナダイオードZDはその両端電圧をツェナ電圧に保つべく、逆電流を流すように作用する。この逆電流は抵抗 R_2 を通過して補助トランジスタ13のベースに供給されるので、補助トランジスタ13がオンする。これにより、抵抗 R_1 を通過して主電源供給用トランジスタ11のベースに電流が供給され、主電源供給用トランジスタ11がオンとなって、主電源から電力が供給されることになる。

一方、主電源からの電圧 V_{cc} が低下し、ツェナダイオードZDの両端に加わる電圧がツェナ電圧未満になると、逆電流が遮断され、補助トランジスタ13のベース電流が流れなくなるため、補助トランジスタ13はオフし、主電源供給用トランジスタ11もオフする。これにより、ダイオードDを通してのバッテリー12による半導体記憶素子への電力供給に切り換わる。ここで、抵抗 R_1 は、主電源からの半導体記憶素子への電力供給時に

バッテリー12を充電するためのものである。また、コンデンサCは主電源とバッテリー12との切り換えの際の電圧動揺を抑制するためのものである。

このように半導体ディスク装置は、半導体記憶素子への電力供給やバッテリー12への充電、あるいは主電源の電圧検出を、主電源からの電圧 V_{cc} の一系統で行っている。通常、この電圧 V_{cc} は+5Vであるが、バックアップ時のバッテリー12からの電力供給時には、出力電圧 V_o は+5Vより低い電圧となる。従って、半導体記憶素子がスタティックRAM (SRAM) ように電源電圧が2.0~5.5Vと通常の動作電圧5Vに比べて低い電圧であってもデータを保持できるものである場合には、バックアップ時のバッテリー12からの電力供給でも問題はなかった。

〔発明が解決しようとする課題〕

ところが、半導体記憶素子がダイナミックRAM (DRAM) である場合には、データを保持できる電源電圧が4.5~5.5Vと通常の動作電圧5Vとほぼ同じであるため、従来の電源切換回

路ではバックアップ時のバッテリー電圧が低くてバックアップできないことがあった。そこで、バッテリー12の電圧を上げることも考えられるが、そうするとバッテリー12の電圧増加に対して主電源からの供給電圧 V_{cc} が+5Vでは充電電圧が不足して充電できないという不都合を生じる。

また、主電源からの電圧 V_{cc} の電圧検出にツェナダイオードを使っているが、ツェナダイオードのツェナ電圧は素子のばらつきにより異なるので、電圧検出にばらつきが生じていた。

〔課題を解決するための手段〕

本発明においては、半導体記憶素子に電力を供給する主電源とは別系統のバッテリーを充電するための前記主電源の電圧より高い電圧の充電電源を有した主電源部を設けたことを特徴とする。

〔作用〕

これにより、バッテリー主電源とは別系統の充電電源で常時十分な充電がなされることになるので、バッテリーによるバックアップ時においても出力電圧は正常電圧の範囲を保つことができる。

〔実施例〕

以下、第1図ないし第3図を参照して本発明の一実施例を説明する。

第1図は本発明の半導体ディスク装置の一実施例を示すブロック図である。半導体ディスク装置14は、データを記憶する半導体記憶素子15と、外部上位装置16の指令に基づいて半導体記憶素子15に対しデータの書き込みや読み出しを行うアクセス制御部17と、半導体記憶素子15に電源を供給する電源装置18とから構成される。

電源装置18は、外部からのAC電源19をDC電源に変換し、主電源電圧 V_{cc} と充電電源電圧 V_c をとを供給する主電源20と、この主電源20の主電源電圧 V_{cc} を監視する電源電圧監視部21と、主電源部20をバックアップするバッテリー部22、および電源電圧監視部21の出力信号Vに基づいて主電源部20と、バッテリー部22とを切り換えるための電源切換部23とから構成される。

第2図は本発明の電源装置18の回路図である。

主電源部20は主電源電圧 V_{cc} を供給するための主電源系統と、充電電源電圧 V_c を供給するための充電電源系統との二系統を有しており、主電源電圧 V_{cc} は+5V、充電電源電圧 V_c は+12Vで構成される。ここでコンデンサ C_1 、 C_2 はそれぞれ主電源電圧 V_{cc} 、充電電源電圧 V_c の電圧変動を防止するものであり、ダイオードD1はバッテリー12の放電電流が充電電源系統へ流入するのを防止するためのダイオードである。また抵抗 R_1 は充電電源電圧 V_c をバッテリー12に必要な電圧に落とすための抵抗である。

電源電圧監視部21は主電源電圧 V_{cc} を監視するもので、電圧検出回路24で構成される。主電源電圧 V_{cc} があらかじめ設定された電圧より下がると、出力がオフとなるものである。

電源切換部23は主電源供給用トランジスタ11と、この主電源供給用トランジスタ11のオン・オフを制御するための補助トランジスタ13および第2の補助トランジスタ25を有しており、一方、バッテリー電源供給用トランジスタ26および

このバッテリー電源供給用トランジスタ25のオン・オフを制御するための第3の補助トランジスタ27を有している。

抵抗 R_2 、 R_3 はそれぞれバッテリー電源供給用トランジスタ26、主電源供給用トランジスタ11のベース電流を決定する抵抗であり抵抗 R_2 、 R_3 はそれぞれ第2の補助トランジスタ25および第3の補助トランジスタ27のベース電流を決定するための抵抗である。また、抵抗 R_4 、 R_5 は主電源供給用トランジスタ11およびバッテリー電源供給用トランジスタ26のエミッタベース間のリーク電流を防止するための抵抗である。

一方、ダイオード D_2 、 D_3 は第3の補助トランジスタ27、第2の補助トランジスタ25のベース電圧を電圧検出回路24の出力がオンのときの出力端の飽和電圧よりも確実に高くなるようにするとともに、第3の補助トランジスタ27、第2の補助トランジスタ25へのリーク電流を防止するためのダイオードである。また、ダイオード D_4 、 D_5 は同様に補助トランジスタ13の

リーク防止のためのダイオードである。コンデンサ C_3 は主電源供給用トランジスタ11およびバッテリー電源供給用トランジスタ26のスイッチング動作のわずかな時間的ずれによって生じるバックアップ電圧 V_b の落下防止用コンデンサである。

第3図は第2図に示す電源切換部23の動作を示す各部のタイミング図である。

まず主電源電圧がオフ、つまり正常ではない場合、電圧検出回路24の出力 V はオフとなり、抵抗 R_2 を流れる電流が第2の補助トランジスタ25、第3の補助トランジスタ27のベース電流として流れるから、これら第2の補助トランジスタ25および第3の補助トランジスタ27がオンし、バッテリー電源供給用トランジスタ26がオンする。また、第2の補助トランジスタ25がオンすることによって、抵抗 R_3 を流れる電流が第2の補助トランジスタ25のコレクタ電流となって流れ、補助トランジスタ13のベースへは流れないから補助トランジスタ13はオフし、主電源供給用ト

ランジスタ11はオフとなって、バッテリー12から出力電圧 V_o への電力供給が行われる。これは第3図のAの領域である。

主電源投入後、主電源電圧 V_{cc} が上昇し、電圧検出回路24の検出電圧を越えると、出力はオンとなり、抵抗 R_2 を流れる電流は電圧検出回路24の出力端に流れるため第2の補助トランジスタ25、第3の補助トランジスタ27はオフし、バッテリー電源供給用トランジスタ26はオフする。また、第2の補助トランジスタ25がオフすることによって、抵抗 R_3 を流れる電流が補助トランジスタ13のベース電流となって流れるから補助トランジスタ13はオンし、主電源供給用トランジスタ11はオンとなって出力電圧 V_o へはバッテリー12から+5Vでの電力供給に切り換わる。同時にバッテリー12へ+12Vより充電が行われる。これは第3図のBおよびCの領域である。ただし、第3図のBの領域は主電源供給用トランジスタ11およびバッテリー電源供給用トランジスタ26の双方がスイッチングを行う領域で、このス

スイッチングが時間的にわずかなずれを生じた場合、出力電圧 V_o への電力供給がまったく行われていない状態を生じる恐れがあるので、コンデンサC₁によってこれを防止している。

主電源切断後、主電源電圧 V_{cc} が降下して、電圧検出回路24の検出電圧を下回ると出力はオフとなり、抵抗 R_1 を流れる電流が第2の補助トランジスタ25、第3の補助トランジスタ27のベース電流として流れるから、第2の補助トランジスタ25、第3の補助トランジスタ27がオンし、主電源供給用トランジスタ11がオンする。また、第2の補助トランジスタ25がオンすることによって抵抗 R_1 を流れる電流が第2の補助トランジスタ25のコレクタ電流となって流れ、補助トランジスタ13のベースへは流れないから、補助トランジスタ13はオフし、主電源供給用トランジスタ11はオフとなって、+12Vからバッテリー12への充電を打ち切り、出力電圧 V_o へは+5Vからバッテリー12での電力供給に切り換わる。これは第3図のDおよびEの領域であり、

EとAの領域は同じ状態である。また、Dの領域は先に述べたBの領域と同様に、トランジスタのスイッチングのずれにより生じる電圧降下をコンデンサC₁によって防止している。

(発明の効果)

以上説明したように本発明によれば、主電源部に主電源電圧 V_{cc} と充電電源電圧との二系統を設け、電圧検出および通常動作時の電力供給を+5Vの主電源電圧 V_{cc} で、バッテリーへの充電を+12Vの充電電源電圧で行うので、バッテリーの数を増やして出力電圧 V_o を高められ、記憶容量が大きいという利点に対して、データ保持のために通常動作時と同じ電源電圧が必要という欠点をもつDRAMでもバックアップすることができる。これにより、SRAM使用での半導体ディスク装置に比べて、大容量の半導体ディスク装置をつくることができる。

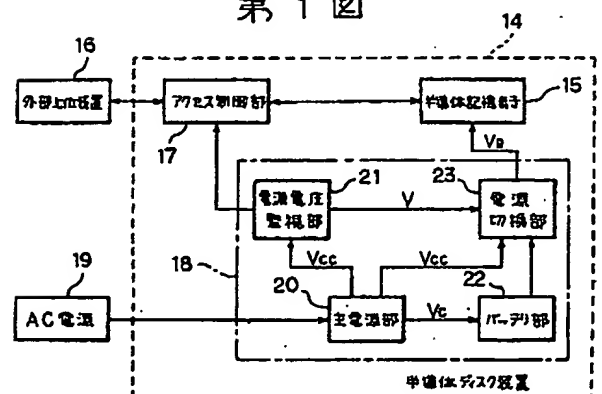
また、リーク電流による誤動作を防止するとともに、速く、確実なスイッチングを行うことができる。

4. 図面の簡単な説明

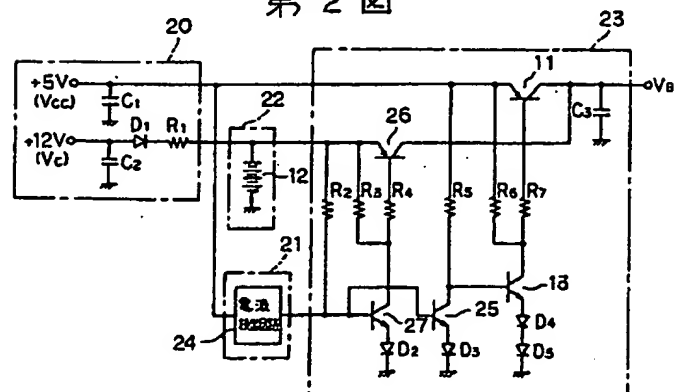
第1図は本発明の半導体ディスク装置の一実施例を示すブロック図、第2図は本発明の電源装置の回路図、第3図は電源装置の動作を説明するためのタイミング図、第4図は従来の電源装置の回路図である。

- 11 …… 主電源供給用トランジスタ、
- 12 …… バッテリー、
- 13 …… 補助トランジスタ、
- 14 …… 半導体ディスク装置、
- 15 …… 半導体記憶素子、
- 16 …… 外部上位装置、
- 17 …… アクセス制御部、18 …… 電源装置、
- 19 …… AC電源、20 …… 主電源部、
- 21 …… 電源電圧監視部、22 …… バッテリー部、
- 23 …… 電源切換部、24 …… 電圧検出回路、
- 25 …… 第2の補助トランジスタ、
- 26 …… バッテリー電源供給トランジスタ、
- 27 …… 第3の補助トランジスタ。

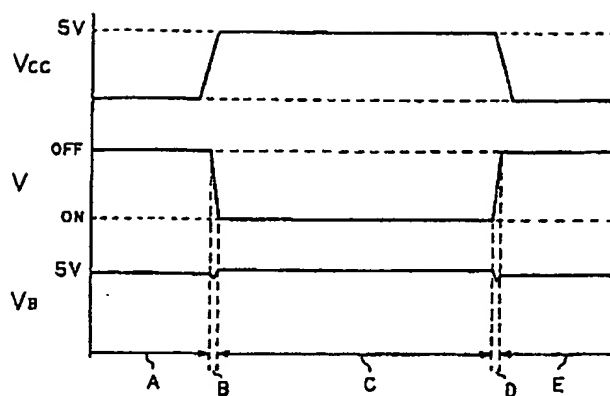
第1図



第2図



第 3 図



第 4 図

